

AM3352-MX ハードウェア仕様書

マニュアル更新履歴

年 月	版数	更新概要
2014.1.15	0.1	暫定版
2014.7.7	0.2	CN1,2 ピンアサイン変更 基板外形図追加

・各社名および製品名は各社の登録商標および商標です。

目次

1. 概要	1
2. 仕様	1
3. ブロック図	2
4. 機能詳細	3
4.1 MPU.....	3
4.2 DRAM.....	3
4.3 キャリア基板接続コネクタ	3
5. ポートマップ	8
5.1 I2C.....	8
6. 外形図	9

1. 概要

本リファレンスは、T.I. 社製 MPU 「AM3352」を用いたモジュールです。
多くの信号は拡張コネクタに接続されていますのでユーザーがキャリア基板を用意することにより独自に機能が使用出来ます。

2. 仕様

本モジュールの仕様を下表に示します。

表 1 仕様

項目	仕様 / デバイス	備考
MPU	TEXAS INSTRUMENTS- AM3352 (ARM Cortex™ A8 600MHz)	
RAM	DDR3 2Gb(256MB)	
SPI-NOR	32MB	
電源	+5VDC ±5%	
消費電力	T.B.D.	
動作温度	0°C ~ 55°C	
動作湿度	30%~85%RH 結露なきこと	
外形寸法	75x45x8.1 (表面 2.5, 板厚 1.6, 裏面4(スタックコネクタ含む) 裏面 1.35(スタックコネクタ含まず)	

3. ブロック図

本リファレンスのブロック図を下図に示します。

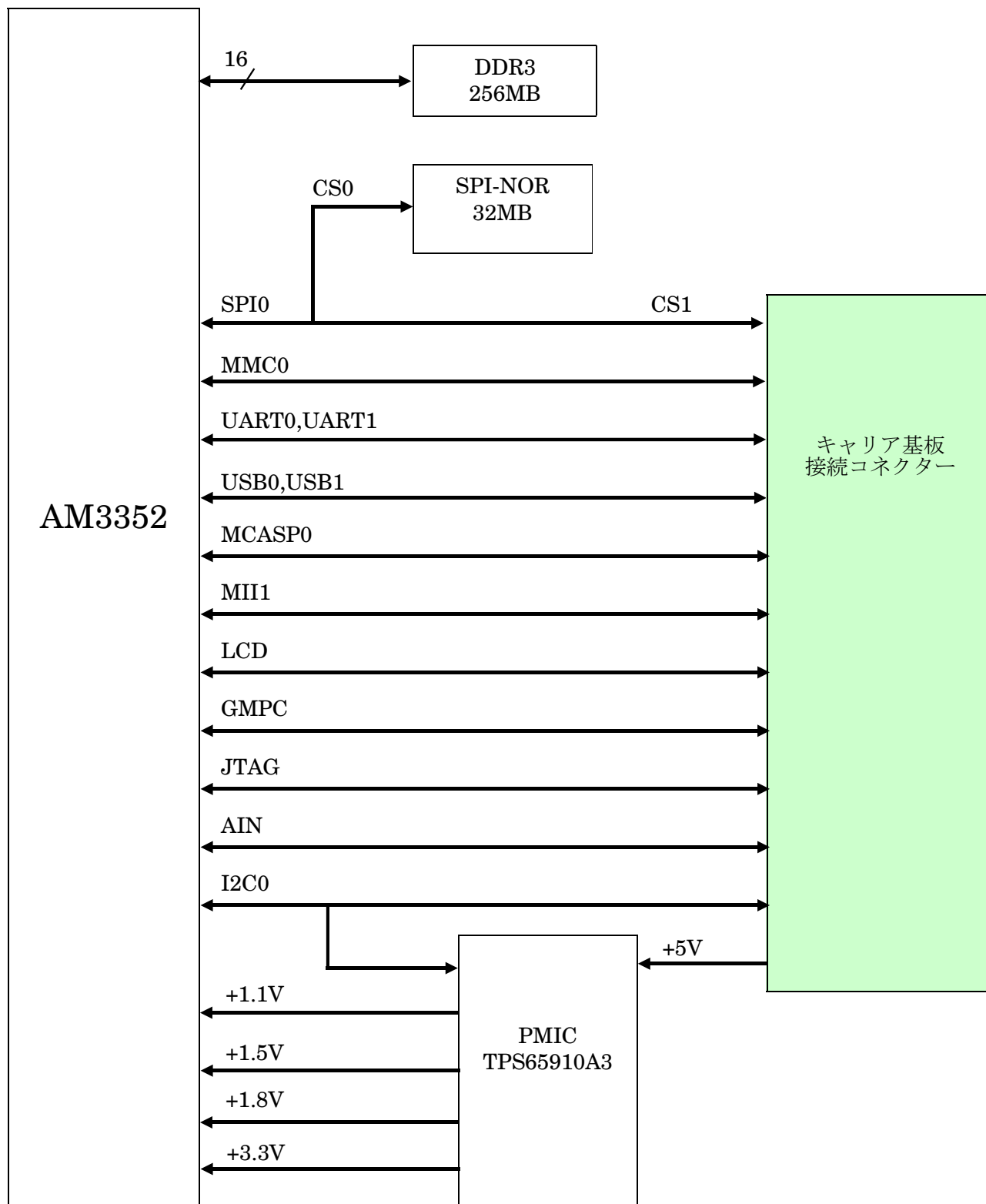


図1 ブロック図

4. 機能詳細

本リファレンスに搭載されている機能について、以下に記します。
 なお、各デバイスの詳細についてはDatasheetを参照してください。

4.1 MPU

MPU として TEXAS INSTRUMENTS 社製「AM3352」(ARM Cortex-A8™ 600MHz) を搭載します。

4.2 DRAM

メインメモリとして DDR3 SDRAM (2Gb) を使用します。

4.3 キャリア基板接続コネクタ

以下にキャリア基板接続コネクタの詳細を記します。

CN1 : HIROSE FX10A-80S/8-SV(71)

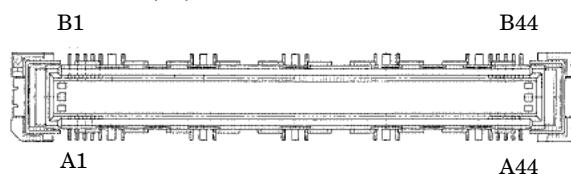


表2 キャリア基板接続コネクタ・ピンアサイン

PIN	SIGNAL	
A1	+5V	
A2	+5V	
A3	+5V	
A4	+5V	
A5	MMC0_CLK	
A6	GND	
A7	USB0_VBUS	
A8	USB1_ID	
A9	USB0_ID	
A10	UART0_CTS_N	
A11	UART0_RTS_N	
A12	UART1_CTS_N	
A13	UART1_RTS_N	
A14	UART0_RXD	
A15	UART1_RXD	
A16	UART1_TXD	
A17	GND	
A18	SPI0_SCLK	
A19	SPI0_MOSI	
A20	MMC0_CMD	
A21	MMC0_DAT1	
A22	MMC0_DAT0	
A23	SPI0_CS1_N	
A24	MMC0_DAT3	

A25	MMC0_DAT2	
A26	SPI0_MISO	
A27	UART0_TXD	
A28	GND	
A29	JTAG_TDO	
A30	JTAG_TRST_N	
A31	JTAG_TCK	
A32	JTAG_EMU0	
A33	JTAG_EMU1	
A34	JTAG_TDI	
A35	JTAG_TMS	
A36		
A37	EXT_WAKEUP	
A38	EXT_PB_PWRON	
A39	GND	
A40	I2C0_SDA	
A41	I2C0_SCL	
A42	PMIC_RSTOUT_N	
A43	SYSRST_N	
A44	WARMRST_N	
B1	+5V	
B2	+5V	
B3	+5V	
B4	+5V	
B5	MII1_TXCLK	
B6	GND	
B7	MII1_TXD2	
B8	MII1_TXD3	
B9	MII1_RXD1	
B10	MII1_RXD0	
B11	MII1_CRS	
B12	MII1_COL	
B13	MII1_TXD0	
B14	MII1_RXCLK	
B15	MII1_TXEN	
B16	MII1_TXD1	
B17	GND	
B18	MDIO_DATA	
B19	MII1_RXD2	
B20	MII1_RXERR	
B21	MII1_RXD3	
B22	MDIO_CLK	
B23	XDMA_EVENT_INTR1	
B24	XDMA_EVENT_INTR0	
B25	EXTINT_N	
B26	MII1_RXDV	
B27	MII1_REFCLK	
B28	GND	
B29	USB1_DP	

B30	USB1_DM	
B31	USB0_DP	
B32	USB0_DM	
B33	USB0_DRVVBUS	
B34	USB1_DRVVBUS	
B35	USB1_VBUS	
B36	MCASP0_ACLKX	
B37	MCASP0_AHCLKX	
B38	MCASP0_FSX	
B39	GND	
B40	MCASP0_AXR1	
B41	MCASP0_FSR	
B42	MCASP0_AXR0	
B43	MCASP0_ACLKR	
B44	MCAS0_AHCLKR	

CN2 : HIROSE FX10A-80S/8-SV(71)

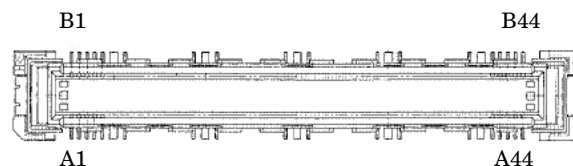


表3 キャリア基板接続コネクタ・ピンアサイン

PIN	SIGNAL	
A1	AIN2	
A2	AIN3	
A3	AIN6	
A4	AIN0	
A5	AIN1	
A6	GND	
A7	AIN4	
A8	AIN7	
A9	AIN5	
A10	GPMC_BEN0_CLE	
A11	GPMC_ADVN_ALE	
A12	GPMC_OEN_REN	
A13	GPMC_AD2	
A14	GPMC_AD3	
A15	GPMC_AD6	
A16	GPMC_AD7	
A17	GND	
A18	GPMC_AD10	
A19	GPMC_AD13	
A20	GPMC_AD12	
A21	GPMC_A4	
A22	GPMC_A3	
A23	GPMC_A0	

A24	GPMC_A10	
A25	GPMC_A7	
A26	GPMC_CS3_N	
A27	GPMC_WE_N	
A28	GND	
A29	GPMC_CS0_N	
A30	GPMC_CS1_N	
A31	GPMC_CS2_N	
A32	ECAP0 IN PWM0 OUT	
A33		
A34		
A35		
A36		
A37		
A38		
A39	GND	
A40		
A41		
A42		
A43		
A44		
B1	LCD_DATA0	
B2	LCD_DATA1	
B3	LCD_DATA4	
B4	LCD_DATA5	
B5	LCD_DATA8	
B6	GND	
B7	LCD_DATA9	
B8	LCD_DATA2	
B9	LCD_DATA6	
B10	LCD_DATA12	
B11	LCD_DATA10	
B12	LCD_DATA13	
B13	LCD_DATA3	
B14	LCD_DATA7	
B15	LCD_DATA11	
B16	LCD_DATA14	
B17	GND	
B18	LCD_DATA15	
B19	LCD_VSYNC	
B20	LCD_HSYNC	
B21	LCD_PCLK	
B22	LCD_AC_BIAS_EN	
B23	GPMC_AD0	
B24	GPMC_AD4	
B25	GPMC_AD1	
B26	GPMC_AD9	
B27	GPMC_AD5	
B28	GND	
B29	GPMC_AD8	
B30	GPMC_AD11	

B31	GPMC_CLK	
B32	GPMC_AD15	
B33	GPMC_AD14	
B34	GPMC_A2	
B35	GPMC_A1	
B36	GPMC_A6	
B37	GPMC_A5	
B38	GPMC_A8	
B39	GND	
B40	GPMC_A11	
B41	GPMC_A9	
B42	GPMC_BE1_N	
B43	GPMC_WAIT0	
B44	GPMC_WP_N	

5. ポートマップ

以下に本リファレンスのポートマップを記します。

5.1 I2C

I2C の接続先とアドレスを下表に記します。

表4 I2Cポートマップ

I2C	DEVICE	ADDRESS
0	PMIC TPS65910A3	12h,2Dh

6. 外形図

以下に本リファレンスの外形図を記します。

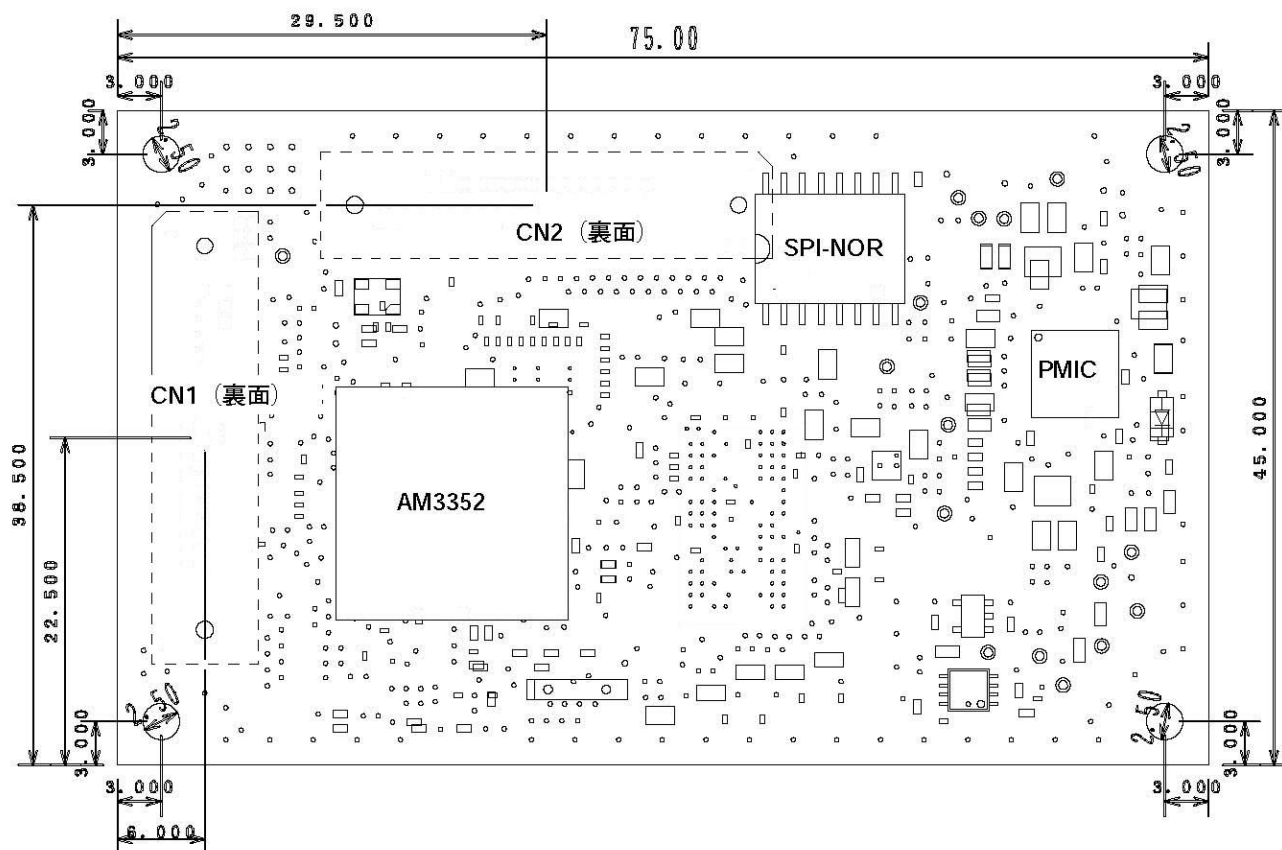


図 2 基板外形図